走査型容量顕微鏡による高誘電率 金属酸化物(high-k)薄膜中の 電荷トラップサイトの観察

# Observation of Charge Trapping Site within High-*k* Thin Films by Scanning Capacitance Microscopy

内藤	裕一 <sup>ª</sup> ,	安藤	淳ª,	小木曽	₽久人 <sup>₽</sup> ,
神山	聡 <sup>c</sup> ,	奈良	安雄 <sup>°</sup> ,	安武	潔 <sup>d</sup> ,
		渡部	平司d		

Yuichi Naitou, Atsushi Ando, Hisato Ogiso, Satoshi Kamiyama, Yasuo Nara, Kiyoshi Yasutake and Heiji Watanabe

\*産業技術総合研究所エレクトロニクス研究部門 <sup>b</sup>産業技術総合研究所先進製造プロセス研究部門 <sup>c</sup>株式会社半導体テクノロジーズ <sup>d</sup>大阪大学大学院工学研究科

- 要旨 ナノスケールの金属一酸化物一半導体電界効果トランジスタ(MOSFET)では、ゲート電極と半導体基板(チャネル)を隔てるゲート酸化膜の微視的特性が極めて重要である.いっぽう、次世代 MOSFETでは、このゲート酸化膜に従来のSiO2からより誘電率の高い金属酸化物(high-k)が導入される予定である.本稿ではこのhigh-k膜中に存在する電荷分布を、走査型容量顕微鏡で観察した結果について紹介する.
- キーワード:走査型プローブ顕微鏡 (SPM),走査型容量顕微鏡
  (SCM),金属一酸化物一半導体電界効果トランジスタ (MOSFET),ゲート酸化膜,高誘電率金属酸化 (high-k) 膜

1. はじめに

ノート PC や携帯電話に代表される情報処理機器の小型化 や低消費電力化は、大規模集積回路(LSI)の最も基本的な 要素デバイスである金属一酸化膜一半導体電界効果型トラン ジスタ(MOSFET)の微細化によって実現してきた.しか し近年では、シリコン(Si)やシリコン酸化膜(SiO<sub>2</sub>)の材

<sup>a</sup>〒305-8568 茨城県つくば市梅園 1-1-1 TEL: 029-861-8887; FAX: 029-861-5531 E-mail: yu-naitou@aist.go.jp <sup>b</sup>〒305-8564 茨城県つくば市並木 1-2-1 <sup>c</sup>〒305-8569 茨城県つくば市小野川 16-1 <sup>d</sup>〒565-0871 大阪府吹田市山田丘 2-1 2008 年 7 月 11 日受付 料物性的な制約から、これまで30年以上にわたって継続し てきた Si ベースの MOSFET の単純な縮小微細化は次第にそ の難易度を高めており、デバイス構造を部分的に Si や SiO。 以外の新材料で置き換える必要に迫られている. その代表的 なものとして、ゲート酸化膜がある.ゲート電極と半導体基 板(チャネル)の間に挟まれるゲート酸化膜は、チャネル内 の電荷(キャリア)をゲート電極の電界により制御する MOSFET 動作の心臓部として、これまで伝統的に SiO<sub>2</sub> が使 用されてきたが、デバイス微細化によって SiO<sub>2</sub> 膜厚が 2 nm を切るまでに薄膜化された結果、ゲート電極からチャネルへ の漏れ電流(ゲートリーク電流)の増加が深刻な問題となっ ている. そこで、従来のSiO2よりもより誘電率の高い金属 酸化物(high-k)材料をゲート酸化膜として用いることで、 実膜厚を厚く保ったまま極薄膜 SiO₂を用いた場合と同等以 上のチャネルキャリアの制御力(ゲート容量)が実現可能と なる<sup>1)</sup>. 既に、Intel 社にて最先端 LSI への high-k ゲート酸 化膜導入は報告されている<sup>2)</sup>が、しかしその物性について 十分に理解されているわけではない. 例えば、high-k 材候補 のひとつである Hf 酸化物(HfO<sub>2</sub>) はイオン性物質であり、 共有結合物質である SiO₂ に比べると、膜中に酸素空孔など の構造欠陥が存在する. これらの欠陥は固定電荷や電荷ト ラップとして働き、ゲート酸化膜として用いた場合に MOSFET のしきい値電圧のシフトやチャネル内キャリアの 移動度低下などのデバイス特性の劣化の原因となる.従って, 従来の Si ベースの LSI プロセスへ取り込むための材料信頼 性の確保には、high-k 材料の微視的物性に関する知見が極め て重要となる.本稿では、走査型プローブ顕微鏡 (SPM)の 一種である走査型容量顕微鏡(SCM)によって、high-k 材料 中の電気的欠陥に起因する電荷トラップサイトを観察した結 果<sup>3)</sup>について紹介する.

#### 2. 走査型容量顕微鏡 (SCM) について

走査型プローブ顕微鏡 (SPM) は、先鋭化されたプロー ブとサンプルの間の相互作用力を、フィードバック制御によ り一定量に保ちつつ、局所伝導度や表面電位などの電気特性 を計測するツールである. SCM では、導電性プローブとサ ンプル間の微小容量を測定する.図1(a)に本研究におけ る SCM のブロック図を示す<sup>3)</sup>. プローブ—サンプル間の容 量測定には、LC 共振器から構成される容量センサーを用い る. LC 共振器のストリップラインに直結された導電性プロー ブがサンプルに近づくと、プローブ-サンプル間の負荷容量 によって LC 共振器の出力が変化するので、この変化分から 間接的に微小容量が測定できる.またプローブ側はグランド 電位に落ちているのに対し、サンプル側にはオフセット直流 電圧(Vdc)および変調交流電圧(Vac)が印加できるよう になっている. 導電性プローブには、SCM をはじめとする 多くの SPM では Pt 等の貴金属を被覆した結晶 Si 製のプロー ブを使用している.これに対して本研究では、図1(b)の 光顕写真に示すように、このプローブをバルク金属材(タン



図1 本研究における走査型容量顕微鏡(SCM)の説明. (a) 測定系のブロック図, (b) 水晶振動子および金属プローブ

グステン)を加工したものに置き換え,またプローブーサン プル間に働く相互作用力を検出する力センサーとして高い機 械共振特性を持つ水晶振動子を用いている.水晶振動子は圧 電効果によって,プローブーサンプル間に働く微弱な力を, 水晶振動子の共振周波数の変化として感知する.

この図1(a),(b)の構成によるSCMでは、一度の走査 で表面形状像(Topo)、プローブー試料間容量の電圧変調成 分像(dC/dV)、及び距離変調像(dC/dZ)が同時に得られる ので、それぞれの画像間で比較が可能である。サンプルが半 導体基板上に形成された酸化膜の場合、SCMにより測定さ れるプローブーサンプル間容量は、導電性プローブ・酸化膜・ 半導体基板による点接触MOS(metal-oxide-semiconductor) 接合の容量となる。従ってプローブーサンプル間の静電容量 に相当する dC/dZ 信号には、酸化膜の容量である  $C_{ox}$ (電圧 に依存しない容量成分)と、プローブ直下の半導体基板中に 形成されるキャリア空乏層容量に由来する  $C_{dep}$ (電圧に依存 する容量成分)が直列容量として含まれる。

この図1 (a), (b) の構成による SCM の主な利点は,

- ①プローブを全金属製とすることにより、従来の導電性プローブに見られるような被覆金属層の剥離等による導電性の劣化が無く、またインピーダンスが低いために微小容量信号の感度が向上した。
- ②水晶振動子の圧電性を利用するために、従来大半のSPM で必要とされてきた位置制御用の光学系が不要となる。 よって漏れ光などの影響を排除して完全な暗環境下で測定 することが可能である。

の2点である.特に上記②については、光起電力効果によっ て半導体試料中のキャリア分布が乱されてしまう<sup>45)</sup>ので、 p-n 接合を含んだデバイス構造や電荷トラップなどを観察す る際には、暗環境下での測定が特に重要な利点となる.

### 3. high-k 膜の観察

観察に用いた high-k 膜サンプルは、p型 Si(100) 基板上に 熱酸化形成した 0.5 nm 厚の SiO<sub>2</sub> 膜の上に、Atomic Layer Deposition (ALD) 法により成膜した 2.5 nm 厚の窒化 Hf シ リケート (HfSiON) 膜を, さらに成膜後に 1000°C で 30 秒 間アニールしたものである.またすべての測定は真空 (~  $10^{-4}$  Pa) 雰囲気下で行った.

図2(a),(b)はそれぞれプローブーサンプル間にVdcが 0Vの条件下で測定した表面形状(Topo)像とdC/dZ像,ま た(c),(d)は下地Si基板内のキャリアが蓄積状態となる ようにVdcをサンプル側に+2V印加して同じ領域を走査し たそれぞれTopo像とdC/dZ像である.図2(a)のTopo像 では、HfSiON膜表面のマイクロラフネスが見られるのみで あるが、一方、図2(b)のdC/dZ像では、明らかにTopo像 には見られないコントラストである暗スポット(A, B, Cの 点線で囲った領域)が観察されている.またさらに、図2(a) と、蓄積条件下で走査した図2(c)のTopo像ではあまり差 は見られないが、蓄積条件下で走査した図2(d)のdC/dZ 像ではA, B, Cの暗スポットが消失している.

これら電圧印加条件による SCM 測定像の変化は、図3に 示すラインプロファイル同士を比較することによってより明 らかとなる.図2中の暗スポットAの外縁部を横切るL-L' におけるラインプロファイル(図3(a))では、電圧条件に 対して Topo 像のプロファイルは変化しないが、dC/dZ 像の プロファイルでは、図2(b)の暗スポットAに相当する凹 部が蓄積条件下では消失している.一方、M-M'におけるラ インプロファイル(図3(b))においては、矢印で示すよう に蓄積条件下では Topo 像で暗スポットA の中心に相当する 位置に高さ1nm 程度のシャープな凸部が生ずる.

局所 C-V 測定により, さらに詳細な膜中電荷分布に関す る知見が得られる. プローブの位置を固定して, Vdc を掃印 しながら dC/dZ 信号の変化を測定した結果 (dC/dZ-V カーブ) を図4(a)に示す. 暗スポット A, B, C での dC/dZ-V カーブは, その他の場所 (D, E, F) での dC/dZ-V カーブに比べてその電 圧依存性の傾きは大きい. また, 暗スポットの中心部で測定 された dC/dZ-V カーブでは, 矢印で示すように不連続な "飛 び"が見られる. この不連続点は, 図4 (b) に示すように,



図2 SCM による HfSiON 膜観察結果. (a) Topo 像 (Vdc=0 V), (b) dC/dZ 像 (Vdc=0 V), (c) Topo 像 (蓄積条件), (d) dC/dZ 像 (蓄積条件)



図3 図2のTopo像および対応する dC/dZ 像のラインプロファイル. (a) L-L' におけるラインプロファイル (上段:Topo像, 下段:dC/dZ像) (b) M-M' におけるラインプロファイル (上段:Topo像,下段:dC/dZ像)

電圧掃印方向に対してヒステリシスを持つが、いっぽう暗ス ポット以外で測定した dC/dZ-V カーブには、そのような変化 は見られない.以上、これら図2~4の結果をまとめると、 サンプル中の電荷分布は図5のように説明できる.

まず、蓄積条件下では dC/dZ 像の暗スポットが消失することから、これらの暗スポットは C<sub>dep</sub> の不均一な空間的広がりに由来することがわかる.すなわち、暗スポットでは、 HfSiON 膜中に正の固定電荷が凝集して分布しているために、 局所的に下地 Si 基板側が空乏化していると考えられる.また,dC/dZ-V カーブの電圧依存性の差から,暗スポットでは HfSiON 膜の下地膜である SiO<sub>2</sub> と Si 基板の間に界面電荷が 存在すると考えられる.さらに,暗スポット中心部では HfSiON 膜表面の極浅い領域に電子トラップが存在している ことがわかる.これは複数の結果から確認出来る.まず, 図4(a) に示した暗スポットの中心部(A, B, C) における dC/dZ-V カーブの不連続点は,Vdc の増大に伴いdC/dZ 信号

が増える方向に変化している.また、図4(b)に見るよう にこの不連続点はヒステリシスを持つことから、可逆過程で あることがわかる.よって、SCMの導電性プローブと HfSiON 膜中の電荷トラップの間で電子が行き来した結果, 下地 Si 基板の Cden が変化してこのような dC/dZ-V カーブの 不連続点として観察されたと説明できる. さらに、図3(b) に示したように、Vdcをサンプル側に+2V印加した蓄積条 件下の測定では、Topo 像で暗スポットの中心部のみが選択 的に凸となっている. さきにも述べたように、導電性プロー ブとサンプルの間の相互作用力は、水晶振動子の共振周波数 の変化として感知され、フィードバック制御によって一定値 に保たれている. ここで、プローブ―サンプル間の相互作用 力 Fall は、プローブが HfSiON 膜表面から受ける抗力 (Frebulsive) と、HfSiON 膜中の固定正電荷による静電引力(-Fattractive)の 和 (Frebulsive-Fattractive) となる. プローブから HfSiON 膜中の電 荷トラップへ電子が注入されると, Fattractive が減少するのでそ の分 $F_{all}$ がわずかに増える.すると $F_{all}$ を一定に保つよう フィードバック制御によってプローブ―サンプル間のギャッ プは広がるので、電子の注入ポイントは Topo 像で凸に見え るというわけである.また、電子の注入量とトラップ位置を 見積もることも可能である <sup>6,7)</sup>.まず、水晶振動子のバネ定 数と共振周波数変化による力学解析から, Fall の変化量は

$$\Delta F_{all} = 2k \frac{\Delta f}{f_o},\tag{1}$$

として見積もることが出来る. ここで、k は水晶振動子のバ

 $\mathbf{53}$ 

 $\mathbf{51}$ 

**(a)** 



図4 局所 C-V 測定による dC/dZ-V カーブ. (a) 図2(b)のA, B, C(暗スポット中心)および D, E, F(その他の場所)における dC/dZ-V カーブ(b) dC/dZ-V カーブの電圧掃印方向依存性

ネ定数(8000 N/m), fo は水晶振動子の共振周波数(31 kHz), △f は水晶振動子の共振周波数変化(100 mHz/nm)であり、  $\Delta F_{all} = -5.2 \times 10^{-2}$  N/m という値が得られる.いっぽう,電子 の注入による Fattractive の減少分は、静電場解析によって

$$\Delta F_{attractive} = \frac{q^2 r}{4\pi\varepsilon_0 \varepsilon_{eff}^2} \times \frac{3z^2 + r^2 - l^2}{(z^2 + l^2 - r^2)^3} - \frac{qV_b r}{\varepsilon_{eff}} \times \frac{l^2 - 2z^2}{(z^2 + l^2)^{2.5}},\tag{2}$$

z = r + a + d, (3)

$$\varepsilon_{eff} = (\varepsilon_{ox} + 1)/2, \tag{4}$$

として見積もることが出来る.ここで,qは注入電荷量,d はHfSiON 膜表面から電荷トラップまでの深さ、1 は電荷ト ラップと SCM プローブ先端までの横方向の距離(プローブ がトラップの直上に来たときに電荷移動が起こると考えられ るのでl=0), rはSCM プローブの先端半径 (30 nm),  $\varepsilon_a$ は 真空誘電率、 $\varepsilon_{av}$ はHfSiONの比誘電率(10~15)、 $V_{b}$ は印 加電圧, a は電荷移動が起こる際の SCM プローブから HfSiON 膜表面までの最短縦方向距離(0)である. qを-1e, d=4Åとおいた場合、 $\Delta F_{attractive}$ は $\sim 5.0 \times 10^{-2}$  N/m となり、先 に見積もった AFall とほぼ等しい値が得られる. すなわち, 暗スポットの中心部では、表面から4Å程度の極浅い領域に 電子トラップが存在し、SCM プローブからトラップへ1個 の電子が注入された結果、下地 Si 基板の Cdep がわずかに変 化して図4のような dC/dZ-V カーブの不連続点として観察さ れたことがわかる.

以上述べたように、本研究における SCM によるミクロな 観察では、high-k 膜中の空間的な電荷分布を評価できるよう になっており、今後成膜プロセスの最適化やデバイス特性へ の影響を考察する手掛かりになると期待される.

#### 4. 最後に

バルク金属材と水晶振動子からなる導電性プローブとした SCM を用いて、high-k 膜中に存在する電荷分布を測定した 結果について報告した. Topo 像, dC/dZ 像, および局所 C-V



図5 HfSiON/SiO2 膜中電荷分布の模式図

測定を組み合わせることにより、正の固定電荷・電子トラッ プ・界面電荷を区別して評価できることを示した.酸化膜中 の電荷状態を評価できるツールとして、本研究の SCM は最 先端 MOSFET において求められる high-k ゲート酸化膜の組 成やプロセスの最適化を図る上で有用な手法となると思われ る.また、最近では high-k 材料以外にも SCM によって非 Si 系半導体材料 (GaN<sup>8)</sup> や ZnO<sup>9)</sup>)のキャリアドーピング評価や、 量子ドットの帯電特性<sup>10)</sup>、さらには極低温 SCM により単一 ドナードーパント原子のエネルギー準位を評価した結果<sup>11)</sup> なども報告されている.このような SCM をはじめとする顕 微測定技術をもとにした半導体基礎物性の精密な議論が、新 世代の LSI 技術の基盤となると信ずる.

#### 謝 辞

本研究の一部は,産学官連携による"次世代ゲート絶縁膜 研究ネットワーク (high-k Net)"の支援により行われました.

## 文 献

- Wilk, G.D., Wallace, R.M. and Anthony, J.M.: J. Appl. Phys., 89, 5243 (2001)
- 2) http://www.intel.co.jp/jp/intel/pr/press2007/070129.htm
- Naitou, Y., Ando, A., Ogiso, H., Kamiyama, S., Nara, Y., Yasutake, K. and Watanabe, H.: *J. Appl. Phys.*, 101, 083704 (2007)
- Chang, M.N., Chen, C.Y., Pan, F.M., Lai, J.H., Wan, W.W. and Liang, J.H.: *Appl. Phys. Lett.*, 82, 3955 (2003)
- Leu, C., Chien, C., Chen, C., Chang, M., Hsu, F., Hu, C. and Chen, Y.: *Appl. Phys. Lett.*, 86, 092906 (2005)
- 6) Ludeke, R. and Cartier, E.: Appl. Phys. Lett., 78, 3998 (2001)
- Sturm, J.M., Zinine, A.I., Wormeester, H., Poelsema, B., Bankras, R.G., Holleman, J. and Schmitz, J.: J. Appl. Phys., 97, 063709 (2005)
- Sumner, J., Oliver, R.A., Kappers, M.J. and Humphreys, C.J.: *J. Vac. Sci. Technol.*, B26, 611 (2008)
- Krtschil, A., Dadgar, A., Oleynik, N., Bläsing, J., Diez, A. and Krost, A.: *Appl. Phys. Lett.*, 87, 262105 (2005)
- Smoliner, J., Brezna, W., Klang, P., Andrews, A.M. and Strasser, G.: Appl. Phys. Lett., 92, 092112 (2008)
- Kuljanishvili, I., Kayis, C., Harrison, J.F., Piermarocchi, C., Kaplan, T.A., Tessmer, S.H., Pfeiffer, L.N. and West, K.W.: *Nature Phys.*, 4, 227 (2008)